

TRƯỜNG ĐẠI HỌC BÁCH KHOA HÀ NỘI  
NGUYỄN LINH GIANG

# THIẾT KẾ MẠCH BẰNG MÁY TÍNH



NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT

TRƯỜNG ĐẠI HỌC BÁCH KHOA HÀ NỘI

NGUYỄN LINH GIANG

# THIẾT KẾ MẠCH BẰNG MÁY TÍNH

- Giáo trình cho sinh viên Công nghệ Thông tin, Điện tử Viễn thông... các trường đại học, cao đẳng kỹ thuật... thuộc các hệ đào tạo



NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT  
HÀ NỘI

6-6C2-01-6T7.3 113-244-03  
KHKT-03

## Lời nói đầu

Cùng với sự tiến bộ của khoa học kỹ thuật, việc tự động hoá thiết kế các mạch điện tử đóng một vai trò quan trọng trong việc thúc đẩy sự phát triển kỹ thuật tính toán. Từ những năm 50 của thế kỷ 20, quá trình phát triển kỹ thuật điện tử đã qua nhiều giai đoạn: từ những bóng đèn điện tử đến những bóng bán dẫn, qua những mạch tích hợp nhỏ rồi tới những mạch với mức độ tích hợp lớn và siêu lớn. Những mạch tích hợp loại này có thể chứa hàng triệu linh kiện bán dẫn trên một mạch. Ví dụ điển hình là các bộ vi xử lý. Việc thiết kế những mạch với độ tích hợp lớn và siêu lớn không thể thực hiện một cách thủ công, mà phải có sự giúp đỡ của máy tính.

Sau một số năm giảng dạy môn học “Thiết kế mạch nhờ máy tính” tại Khoa Công nghệ Thông tin, Trường Đại học Bách khoa Hà Nội, trên cơ sở tham khảo kinh nghiệm giảng dạy của các đồng nghiệp và các tài liệu thuộc lĩnh vực này, chúng tôi biên soạn giáo trình cho môn học này, nhằm cung cấp tài liệu tham khảo cho sinh viên chuyên ngành Công nghệ Thông tin, Điện tử Viễn thông và những ai quan tâm tìm hiểu về môn học trên.

Trong cuốn sách này chúng tôi trình bày các giai đoạn quan trọng trong quá trình thiết kế và sản xuất các mạch tích hợp trong công nghiệp. Quá trình này bao gồm các bước mô hình hóa mạch trên các mức độ chi tiết khác nhau, xây dựng mạch và kiểm nghiệm mạch. Chúng tôi không tham vọng trình bày tất cả các vấn đề liên quan tới tất cả các giai đoạn của quá trình sản xuất mà chủ yếu tập trung vào một số công đoạn: thiết kế mô hình hóa mạch và kiểm nghiệm tính đúng đắn của thiết kế. Trên giai đoạn mô hình hóa, trong thực tế có nhiều ngôn ngữ có thể được sử dụng như SPICE, VERILOG, VHDL..., song chúng tôi tập trung vào trình bày ngôn ngữ VHDL trong giáo trình này, bởi ngôn ngữ VHDL là một ngôn ngữ có tính cấu trúc cao. Một đặc điểm quan trọng của ngôn ngữ VHDL là nó cho phép mô tả thiết kế theo nhiều mức độ chi tiết khác nhau - từ mức kiến trúc đến các cấu trúc và dòng dữ liệu. Với những ưu điểm này, ngôn ngữ VHDL cho phép xây dựng các thiết kế mạch từ tổng quát đến chi tiết, cho phép nhà thiết kế có thể nhìn một cách tổng thể quá trình thiết kế và giúp cho quá trình kiểm tra tính đúng đắn của thiết kế được dễ dàng. Chính nhờ vậy mà ngôn ngữ VHDL

*được sử dụng rộng rãi trong công nghiệp chế tạo mạch điện tử có độ tích hợp cao.*

*Nhân dịp cuốn sách được xuất bản, chúng tôi xin chân thành cảm ơn sự góp ý chân tình của các bạn đồng nghiệp trong Bộ môn Kỹ thuật Máy tính, Khoa Công nghệ Thông tin Trường Đại học Bách khoa Hà Nội. Đồng thời, chúng tôi cũng chân thành cảm ơn sự khuyến khích và tạo điều kiện của Nhà xuất bản Khoa học và Kỹ thuật để cuốn sách này sớm được ra đời. Cuối cùng chúng tôi mong nhận được sự đóng góp quý báu của các bạn đồng nghiệp và bạn đọc xa gần để lần tái bản sau cuốn sách được hoàn chỉnh hơn.*

**Tác giả**

**TS. Nguyễn Linh Giang**

## MỤC LỤC

	Trang
<b>Lời nói đầu</b>	3
<b>Chương I. Mở đầu vào thiết kế mạch vi điện tử</b>	7
§1.1. Các phân đoạn trong thiết kế các mạch tích hợp	7
§1.2. Mô hình hóa mạch điện	10
§1.3. Tổng hợp và tối ưu hóa mạch dùng máy tính	12
<b>Chương II. Cơ sở toán học</b>	19
§2.1. Đại số Bool và lý thuyết chuyển mạch	19
§2.2. Các hàm logic và dạng chuẩn tắc	22
§2.3. Tối thiểu hóa các biểu thức logic	27
<b>Chương III. Cơ sở của thiết kế logic</b>	35
§3.1. Đặc điểm của quá trình thiết kế mạch máy tính	35
§3.2. Các phần tử logic cơ bản	40
§3.3. Thiết kế các mạch tổ hợp	43
§3.4. Những vấn đề khi thiết kế mạch tổ hợp	51
§3.5. Thiết kế các mạch tuần tự	54
§3.6. Những vấn đề khi thiết kế các mạch tuần tự	67
<b>Chương IV. Những khái niệm chung về mô hình hóa phần cứng</b>	77
§4.1. Mô hình hóa phần cứng	77
§4.2. Các ngôn ngữ mô hình hóa phần cứng	78
§4.3. Các mô hình trừu tượng	87
<b>Chương V. Các phương pháp mô hình hóa logic</b>	95
§5.1. Cơ sở mô hình hóa logic	97
§5.2. Phương pháp mô hình hóa biên dịch	106
§5.3. Phương pháp mô hình hóa hướng sự kiện	111

§5.4. Mô hình hóa quá trình trễ tín hiệu trong các phân tử mạch	115
§5.5. Mô hình hóa trên mức các phân tử logic	124
<b>Chương VI. Ngôn ngữ mô hình hóa VHDL</b>	131
§6.1. Mở đầu ngôn ngữ VHDL	131
§6.2. Các cấu trúc cơ sở trong VHDL	136
§6.3. Các kiểu dữ liệu	153
§6.4. Toán tử và biểu thức	162
§6.5. Các cấu trúc tuần tự	171
§6.6. Các cấu trúc song song	187
§6.7. Các chương trình con và các gói chương trình	196
<b>Chương VII. Mô hình hóa mạch bằng ngôn ngữ VHDL</b>	207
§7.1. Mô hình hóa trên mức cấu trúc	207
§7.2. Mô hình hóa trên mức thanh ghi truyền đạt	219
§7.3. Mô hình hóa các ô tômat hữu hạn	231
<b>Chương VIII. Các phương pháp kiểm tra lỗi mạch logic</b>	243
§8.1. Các mô hình lỗi logic	243
§8.2. Bài toán phát hiện lỗi	250
§8.3. Các phương pháp thuật toán tổng hợp các giá trị thử nghiệm	264
§8.4. Phương pháp mô hình hóa lỗi	277
§8.5. Một số phương pháp làm đơn giản hóa quá trình kiểm tra phát hiện lỗi	288
<b>Tài liệu tham khảo</b>	297